

# 2026 年 CIMC“西门子杯”中国智能制造挑战赛

## 智能制造工程设计与应用类赛项：工业嵌入式系统开发（试）

### 初赛 样题（本科组/高职组）

#### 一、赛项背景

“推动技术改造升级，促进制造业数智化转型，发展智能制造、绿色制造、服务型制造，加快产业模式和企业组织形态变革。”是我国“十五五”规划中构建现代化产业体系的重要内容。然而目前国内制造企业在智能化、信息化、数字化、自动化等方面仍然面临较多困难与问题，尤其是技术研发人才短缺等。本赛项从工业嵌入式系统开发的角度出发，面向低年级学生，培养参赛学生专业基础能力和对电子系统开发的兴趣，引导参赛学生根据具体需求进行问题解析、方案设计以及功能开发等，培养参赛学生解决实际工业现场问题的能力，为企业培养具有创新能力和实践能力的人才。

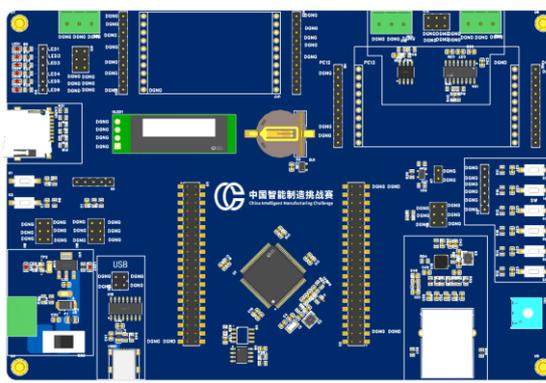
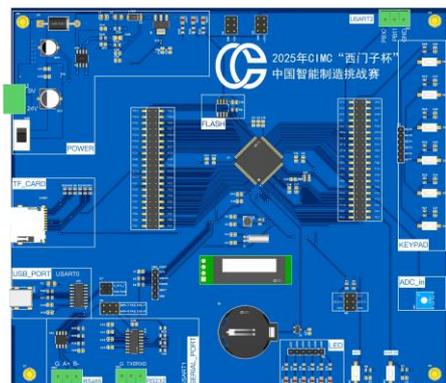
本赛项面向电子信息类、物联网、电气、自动化、机电一体化等专业背景的本专科学生，以团队为单位组队参赛。要求参赛团队根据给定题目，遵循工业现场应用要求，严格按照相关标准和流程，开发出满足实际需求、性能优异、质量可靠、功能创新的系统。

#### 二、比赛要求

##### 1. 比赛题目

本赛项题目来源于典型的工业现场需求。题目简介如下：

基于统一的实验开发平台（V1.3（左图所示）或 V2.0（右图所示）版本均可），开展扩展板设计调试、嵌入式程序设计开发工作，针对工业现场实现电压等参数的采样、存储功能。



赛题任务涉及要求如下：

- 1) 板载兆易创新 GD32F470VET6 芯片，参赛队伍需要在此基础上完成相关功能开发。
- 2) 能够实现 ADC 数据采集功能。
- 3) 能够实现 DAC 输出功能。
- 4) 能够在 OLED 上完成相关功能的显示。
- 5) 能够利用 GPIO 读取按钮输入，调整系统工作模式。
- 6) 能够利用 GPIO 驱动 LED 输出，对工作状态进行指示。
- 7) 能够利用串口进行数据收发、报文解析功能。
- 8) 能够利用 GD32 的休眠功能实现低功耗设计。
- 9) 能利用 RTC 实现实时时间的读取/设定功能。
- 10) 能对外部 FLASH 进行读/写。
- 11) 能实现 Bootloader 基础功能。
- 12) 能利用嘉立创 EDA 完成电源板设计、打样、调试工作。
- 13) 能利用嘉立创 EDA 完成 PT100 变送器设计、打样、调试工作。

## 2. 初赛要求

- 1) 题目发布后，组委会组织赛题说明会，与参赛队伍就题目的具体需求，进一步沟通、说明，针对基本功能开展相关培训。
- 2) 参赛队伍根据具体需求，进行方案设计、系统开发，在规定时间内提交评审材料等。

**参赛队伍需完成以下内容：**

### A. 系统方案设计：

- 系统的功能描述，包括赛题要求的实现与扩展。
- 系统的功能设计，预期性能指标。
- 核心功能的实现方案，例如关键电路及代码解析等。
- 测试方案，包括测试环境描述、关键功能测试用例及可靠性测试等。

### B. 嵌入式程序开发：

完成系统开发，包括相关代码等，实现完整的可使用系统，完成调试，利用上位机软件完成系统测试。（暂定 60%分数）

### C.硬件开发：

- 利用兆易创新模拟 IC 完成相关电源板、PT100 变送器硬件开发，调试可用。
- 提交嘉立创 EDA 工程文件。（暂定 40%分数）

参赛队伍自主设计的 PCB 要求按规定在丝印层写明队伍编号、设计年月等，不得出现任何与参赛队伍及其学校相关的名称、缩写、图标、标志性建筑物图片等身份信息。

- 嘉立创可为每个队伍发放 50 元 PCB 打样券。参赛队伍组队成功后，统一发放到队长在嘉立创 EDA 的账号中（需要队长完成嘉立创 EDA 账号注册，并将队伍编号、客户编码等反馈到大赛秘书处，具体收集方式后续通知）。

具体题目细节于 4 月份发布。

### D.功能演示视频：

- 将测试过程录制视频上传用于评审。视频应能够达到系统核心功能展示、相关指标验证。（要求采用腾讯会议录制，全程无剪辑，测试过程不允许重新下载程序或复位，功能测试需保证可以看清楚相关参数，采用上位机自动测评，大小不超过 500MB，具体要求以初赛说明为准。）

### E.系统介绍视频：

- 由参赛队伍制作 PPT，对开发的系统进行讲解，需要说明团队成员分工、功能指标的实现方法、以及预期可改进方向等。（要求录制全程无剪辑，总时长不超过 5min，大小不超过 200MB，具体要求以初赛说明为准。）

### F.其它：

- 方案、视频等资料中不允许出现或透露任何与参赛队伍及其学校相关的名称、缩写、图标、标志性建筑物图片等身份信息，否则扣 10 分。
- 嵌入式程序代码必须为参赛选手自主原创开发，不得使用 AI 代码生成工具生成代码。组委会保留对代码进行查重和 AI 生成检测的权利，如发现违规将取消参赛资格。

3) 参赛队伍完成方案后，在规定日期前在官网提交参赛作品，所提交的文件按照参赛队伍编号命名。由专家组对方案统一进行评审、打分。

4) 根据专家组的评分情况，评出初赛奖项以及晋级决赛队伍。

5) 本赛项面向本专科学生，不允许研究生参赛。

### 3. 决赛要求

1) 进入决赛的队伍需要完成外置模拟采样电路设计，实现如 0~10V 电压、4~20mA 等模拟信号的采集功能，外部 ADC 通过 SPI 方式与主控 MCU 进行通信。

2) 参赛队伍自主设计的 PCB 要求按规定在丝印层写明队伍编号、设计年月等，不得出现任何与参赛队伍及其学校相关的名称、缩写、图标、标志性建筑物图片等身份信息。

3) 进入决赛的队伍继续开发与完善嵌入式程序，参与决赛评比，最终名次由得分高低决定，但奖项的比例与具体数量按照评奖规则进行。

4) 成绩优秀的队伍将获得企业奖学金，具体规则见《决赛评奖规则》。

5) 特别优秀作品，专家组可现场增设单项奖进行鼓励，单项奖名称将以该作品特点命名。

### 三、评价依据

初赛评审采用线上方案评审的方式进行，具体见赛题和评分细则，预计 5 月中旬公布。

决赛评审采用现场评审的方式进行，具体评分细则在决赛赛前公布。

### 四、其它

1、比赛所形成的知识产权归属于各参赛队伍所有，但全国竞赛组委会享有对方案非营利性使用的权利。涉及到硬件的产品，参赛队伍可以在赛题要求范围内自由选择芯片、器件等，以及相关软件开发语言、开发包等进行研发。但必须为自主原创研发。

2、比赛的实验平台需要采用组委会要求的平台，需要参赛队伍单独购买，V1.3 版本可直接在大赛官网购买，V2.0 版本预计 4 月初开放购买通道，请关注大赛官网、公众号、QQ 群通知。

3、比赛所需的兆易创新相关模拟芯片以竞赛资源包的形式作为 V2.0 版本实验平台配套直接寄送，无需单独购买。其它需购买的同学可以于官网进行购买，预计 4 月初开放购买通道。